

SINCRONISMO, RELOJ, TIEMPO Y CAMINO.

Reflexiones sobre el significado, requisitos y utilidad del sincronismo.

Tomás Pollán Santamaría y Bonifacio Martín del Brío
Departamento de Ingeniería Electrónica y Comunicaciones.
Tecnología Electrónica. E.U.I.T.I. Universidad de Zaragoza

El sincronismo es un "estilo de diseño" que simplifica la planificación temporal y aporta alta seguridad funcional. Se trata de profundizar en su significado conceptual, los procesos que se desarrollan dentro de cada unidad de tiempo, su relación con los "caminos" entre biestables y los requisitos que hacen efectivo el sincronismo; destacando la "neta separación entre las dos fases de la señal de reloj" como idea clave para la correcta actuación del mismo.

1. Introducción

El sincronismo es un concepto y una metodología básicos en la configuración "normal" de sistemas digitales complejos, por cuanto que impone una organización estructurada del manejo del tiempo, proporciona una gran seguridad de funcionamiento y facilita, en gran medida, la concepción y el diseño. Sin embargo, su importancia y filosofía propia no suelen ser apreciadas adecuadamente por nuestros alumnos y, sobre todo, no suele darse una comprensión clara del significado, las implicaciones prácticas y los requisitos que conlleva.

En esta perspectiva, desde hace varios años hemos dedicado tiempo y esfuerzos en nuestras clases de electrónica "micro" (μE y μP) a desarrollar una amplia reflexión sobre el sincronismo, abarcando su vertiente conceptual o "filosófica" y su realización práctica. Esta reflexión será expuesta con brevedad en la presente comunicación.

2. La división del tiempo en unidades

Para abordar "la complejidad" resulta útil la idea de estructura, en cuanto a "disposición, orden y enlace de las partes para conformar un todo". El tiempo, aunque inmaterial, es también una de las "partes" conformadoras de un sistema complejo y el sincronismo confiere una organización estructural que simplifica el manejo del tiempo al cuantificarlo y numerarlo en unidades sucesivas.

De esta forma, el sincronismo facilita, en gran medida, el diseño de un sistema complejo, al permitir la planificación temporal de la actividad del sistema referida a unidades de tiempo discretas y ordenadas sucesivamente (numeradas). Asimismo, facilita los cálculos relativos a los tiempos de retraso (t_p) y demás tiempos funcionales de los componentes (t_s , t_h , ...) al establecer el concepto de "camino", como recorrido que han de efectuar las variables dentro de la unidad de tiempo.

Pero, sobre todo, el sincronismo proporciona una gran seguridad de funcionamiento: evita fallos en las transiciones de estado, al dedicar el intervalo correspondiente a cada unidad de tiempo al cálculo del nuevo estado (y al capturar, globalmente, el nuevo estado ya preparado en el momento de pasar a la siguiente unidad de tiempo).

El sincronismo se define por el hecho de que "el conjunto de estados" del sistema cambien "a la vez" en coordinación directa con la señal que separa las unidades de tiempo, a la que denominamos "reloj". Ahora bien, el cambio "simultaneo" de variables físicas es una "entelequia" imposible si tal simultaneidad se entiende con total precisión; por ello, ha de reinterpretarse como cambio "a la vez" con dos condiciones determinantes:

- i) el nuevo estado a adoptar se encuentra preparado previamente al momento de cambio
- ii) los valores de las variables correspondientes al nuevo estado no "actúan" hasta el siguiente momento de cambio (es decir, no provocan variaciones inmediatas sobre el propio estado).

El intervalo de una unidad de tiempo se dedica a los tres procesos temporales indicados en la parte I de la figura 1:

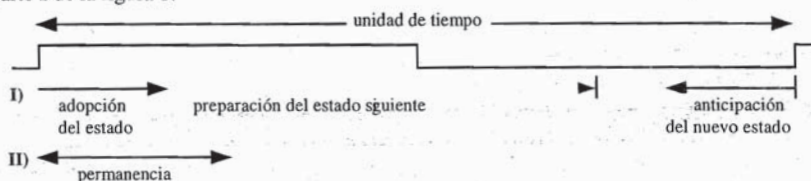


Figura 1: *Procesos que se desarrollan en una unidad de tiempo*

Habida cuenta de que ningún proceso físico es instantáneo, el cambio de estado que supone el inicio de una nueva unidad de tiempo requiere un cierto intervalo temporal, después del cual el circuito prepara el estado siguiente (con la correspondiente suma de tiempos de propagación a través de puertas booleanas sucesivas) y dicho nuevo estado ha de estar preparado con suficiente antelación para asegurar que sea capturado correctamente en el cambio a la siguiente unidad de tiempo. Por otro lado (parte II de la figura I), también es necesario un intervalo de seguridad o permanencia en que el "estado preparado anteriormente" no cambie, para que no afecte a la propia adopción de dicho estado.

En un circuito digital, el estado (en una perspectiva de conjunto) se identifica con las variables primarias que interviene en la conformación de las salidas del circuito. Además de las propias "variables internas de estado" que constituyen la memoria y que están contenidas en biestables, también será necesario ajustar las variables de entrada a las unidades de tiempo.

El sincronismo de las entradas asegura la estabilidad de sus valores a lo largo de cada unidad de tiempo y, con ello, garantiza la preparación correcta del nuevo estado (y evita transitorios intermedios en las salidas). En particular, la conmutación de una entrada a mitad de la unidad de tiempo puede dar lugar a que sobre unas partes (biestables) del circuito actúe con su nuevo valor y sobre otras con el valor anterior, debido a los diferentes tiempos de propagación de los conjuntos de puertas que atraviesa.

También resulta conveniente sincronizar las variables de salida del circuito, pues ello evita pequeños pulsos transitorios o "fisuras" (glitches) que pueden producirse al inicio de las unidades de tiempo, al efectuarse el cálculo de las salidas con el nuevo estado.

3. La delimitación de caminos

Un circuito síncrono se compone de biestables que almacenan las variables y partes combinacionales que conectan los biestables entre sí. El sincronismo permite "particionar" (dividir en partes) el cálculo de tiempos, aplicándolo a "caminos" definidos entre biestables, y calcular sobre ellos la velocidad máxima de reloj y las posibles violaciones de permanencia. La unidad de tiempo se refleja sobre el recorrido de cada camino entre biestable y biestable.

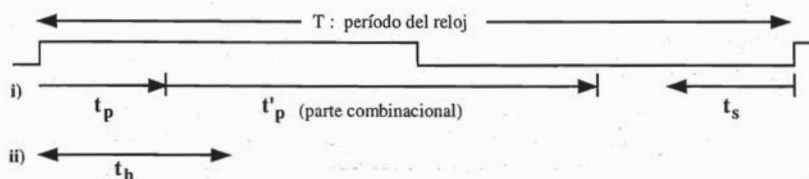


Figura 2: Tiempos que intervienen en cada camino entre biestables

El tiempo de propagación de la señal por un "camino" corresponde a la suma de tiempos de propagación del primer biestable y de la parte combinacional que atraviesa el camino, más el tiempo de anticipación que requiere el segundo biestable:

$$t_p(\text{FF1}) + t'_p(\text{parte combinacional}) + t_s(\text{FF2}) < T_{\text{CK}}$$

El correcto funcionamiento de los biestables requiere, además, respetar el mantenimiento del dato durante un tiempo de permanencia t_h posterior al flanco activo de reloj:

$$t_p(\text{FF1}) + t'_p(\text{parte combinacional}) > t_h(\text{FF2})$$

Estas dos desigualdades indican las posibles violaciones de "set-up" o "hold". Con ellas, los analizadores de tiempos calculan los tiempos en cada camino, seleccionan los caminos críticos y detectan las violaciones de anticipación o de permanencia.

4. La separación entre las dos fases del reloj

El reloj se presenta como una "señal" especial que organiza el manejo del tiempo y que por su propia especificidad requiere un detenido análisis conceptual. La "actuación por flanco" se refleja en la sucesión de dos valores booleanos (0/1), dando lugar a dos fases temporales (captura/presentación) cuya función está en relación directa con la actuación de los dos biestables que conforman los biestables síncronos (master/slave) [figura 3].

Para la correcta actuación del reloj, resulta fundamental la "no contaminación entre sus dos fases", es decir, la no coincidencia temporal de actuación de las mismas y ello tanto para cada biestable en particular como para los diversos biestables entre sí. Lo cual tiene implicaciones directas en el diseño y utilización de los biestables y, también, sobre la señal de reloj.

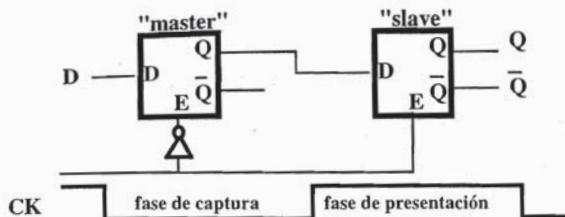


Figura 3: Relación estructura biestable – fases de reloj

Si la fase de captura se solapa con la de presentación en el flanco no activo del reloj, puede producirse un cambio de estado en dicho flanco; por ello, el diseño de cada biestable ha de asegurar que la habilitación del "esclavo" finaliza antes de iniciarse la habilitación del "amo". Cuando la fase de presentación se solapa con la de captura en el flanco activo del reloj, puede permitir un "doble cambio de estado" en dicho flanco; es decir, puede suceder que el nuevo estado que se forma dé lugar a un segundo nuevo estado que sea capturado y trasladado a la salida. Es precisamente el tiempo de permanencia del dato t_h ("hold") el que asegura que el nuevo estado no afecta al biestable en su mismo flanco activo de reloj (sino en el siguiente).

Respecto al reloj, la separación de fases impone *verticalidad, simultaneidad y fuerza*:

- que los flancos de dicha señal sean adecuadamente "verticales", es decir, que el tiempo de transición sea reducido para evitar intervalos de indefinición (solapamiento entre fases)
- que el reloj llegue directamente y en coincidencia a todos los biestables del sistema para que su conmutación sea simultánea (evitando el solapamiento entre diferentes biestables)
- y, consiguientemente, capacidad de suministro de una intensidad eléctrica adecuada para transmitirse y para conmutar rápidamente sobre las múltiples entradas de reloj.

Asimismo es importante la *no contaminación* de la propia señal de reloj: en ningún caso, debe condicionarse la señal de reloj con habilitaciones, ni efectuar ninguna operación booleana (pues introduce la posibilidad de que se produzcan "flancos activos espurios" sobre la entrada de reloj del biestable afectado no simultáneos con el flanco activo propio del reloj).

Una alternativa eficaz respecto a la necesidad de separación neta entre las dos fases del reloj consiste en generar dos señales diferentes, una para cada fase y no-solapadas: tanto el tiempo de mantenimiento, como pequeños retrasos en la propagación del reloj o sus tiempos de transición quedan cubiertos por el tiempo de separación entre las dos fases.

5. Conclusiones

Estimamos que este tipo de reflexión sobre el sincronismo se encuentra ausente (salvo pinceladas, "dejadas caer el paso") de la mayoría de los textos de Electrónica Digital; consideramos que es útil comprender en profundidad el sincronismo y sus exigencias para una apreciación clara y una utilización adecuada del mismo, sacando partido de sus ventajas pero prestando, a la vez, atención seria a sus requisitos. El texto completo de estas reflexiones (del que esta presentación es un mero resumen) ha sido revisado con las preguntas y aportaciones de los estudiantes y con las sugerencias de los compañeros de nuestro Departamento; se pone a disposición de todos los interesados (correo electrónico: tpollan@posta.unizar.es).