

METODOLOGÍA PARA EL APRENDIZAJE DE SISTEMAS ELECTRÓNICOS DIGITALES Y SU DISEÑO

E. Magdaleno, M. Rodríguez, A. Ayala, B. R. Mendoza y S. Rodríguez.
Universidad de La Laguna emagcas@ull.es, mrvalido@ull.es, aayala@ull.es

RESUMEN

Este trabajo presenta las pautas empleadas para lograr una metodología de enseñanza de circuitos y sistemas digitales. Al mismo tiempo se introduce al alumno al diseño y síntesis lógica de algunos de los mismos.

La asignatura en la cual se aplica esta metodología se denomina Sistemas Electrónicos Digitales, troncal de cuarto curso de la titulación de Ingeniería en Automática y Electrónica Industrial que se está impartiendo por primera vez este curso académico en la Universidad de La Laguna. Esta asignatura se complementa con la optativa de quinto curso Diseño Electrónico Avanzado.

Dos de los objetivos de la asignatura son, por un lado, el aprendizaje de las arquitecturas de los dispositivos lógicos programables sobre algunos de los cuales se llevará a cabo la síntesis de varios sistemas digitales y, por otro, la programación (fase de diseño y síntesis) de los mismos mediante herramientas comerciales existentes en el laboratorio.

1. INTRODUCCIÓN

Dentro del flujo de diseño de circuitos y sistemas digitales han aparecido dos nuevos elementos que han contribuido a la reducción de los costes económicos de proceso de diseño. Estos son: los circuitos lógicos programables de alta densidad CPLD (Complex Programmable Logic Device) y FPGA (Field Programmable Gate Array), así como los lenguajes de descripción hardware, en concreto el VHDL.

La función de estos dispositivos digitales configurables puede modificarse mediante la programación e interconexión de los elementos que lo forman, empleándose para diseñar cualquier sistema electrónico digital. Estos dispositivos, al igual que los lenguajes de descripción hardware (HDL), se han introducido en los últimos años como elementos básicos en el flujo de diseño de hardware digital, sustituyendo en algunos casos a otras metodologías basadas en ASIC.

El modelado, simulación y síntesis lógica por parte del alumno de algunos sistemas digitales ayuda a la comprensión de su funcionamiento de forma más sencilla y eficiente que la simple exposición teórica de las especificaciones de los mismos.

Los alumnos que cursan esta asignatura poseen conocimientos básicos de lógica digital, circuitos combinatoriales y secuenciales. Este perfil nos permite introducir directamente a éste al estudio de los dispositivos lógicos programables y los HDL.

2. OBJETIVOS Y MOTIVACIÓN

Los objetivos que se pretenden alcanzar con esta metodología son:

- Aprendizaje de las diferentes arquitecturas de los dispositivos lógicos programables.
- Introducción al lenguaje de descripción hardware estándar VHDL.
- Modelado y síntesis de sistemas electrónicos digitales básicos.

La motivación de esta propuesta se deriva de lo siguiente:

- Es más sencilla la comprensión de los diferentes sistemas digitales si los sintetiza el propio alumno.
- Se suministra al alumno el conocimiento de herramientas y técnicas para la realización de sus propios diseños digitales.
- Se tiende un puente para el aprendizaje en el curso siguiente de la asignatura de Diseño Electrónico Avanzado.
- Se introduce el concepto de flujo de diseño y metodología *top-down*.
- Se introduce al alumno en las herramientas de diseño comerciales que se usan actualmente en la industria.

3. DISPOSITIVOS LÓGICOS PROGRAMABLES

Debido a la creciente evolución que experimentan continuamente los circuitos lógicos programables, el estudio completo de estos circuitos abarcaría la totalidad de los créditos de la asignatura, sobre todo si se abordan los más recientes, que son a su vez los más evolucionados tanto en complejidad como en nivel de integración.

Por ello, se hace un repaso de la evolución de los mismos partiendo de las estructuras básicas tales como PLA (figura 1), introduciendo paulatinamente, a medida que aumentamos en complejidad, conceptos y arquitecturas más complejas y evolucionadas.

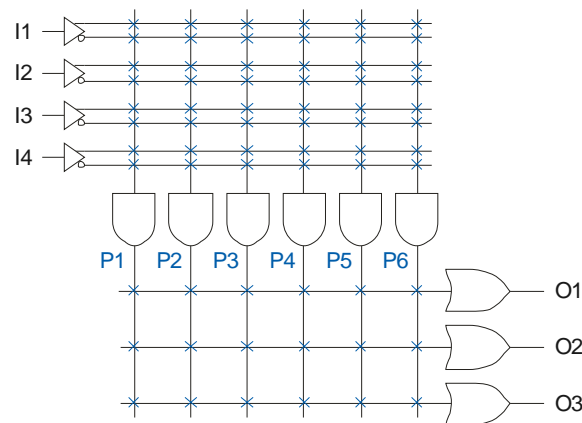


Figura 1: Diagrama Lógico de una PLA 4x3.

A continuación se usan dichos conceptos para describir los dispositivos actuales de las principales compañías que los fabrican: Lattice [1], Xilinx [2] y Altera [3], como la FLEX10K20 que se emplea en prácticas (figura 2). También se muestra cómo los dispositivos lógicos programables de alta densidad (>500 puertas) cobran mayor relevancia en el proceso de diseño de circuitos y sistemas digitales.

4. METODOLOGÍA DE DISEÑO

Se introduce como metodología de diseño el método *top-down*, haciendo énfasis en la relación entre los diferentes niveles de abstracción existentes en el diseño lógico (figura 3), jerarquía y modularidad del lenguaje. Habitualmente todos estos conceptos derivados de este método son nuevos para el alumno y se verán mediante unos ejemplos básicos como un semisumador, un sumador completo y una unidad aritmético-lógica.

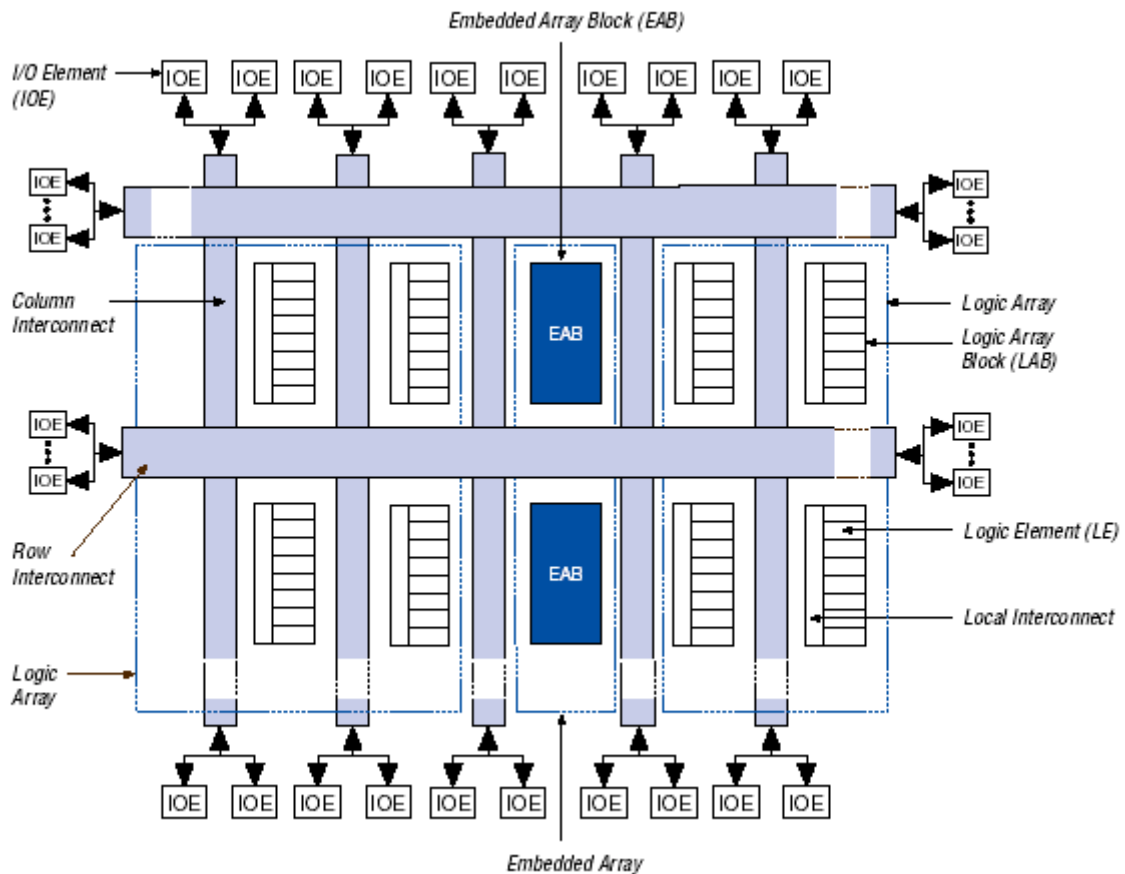


Figura 2. Diagrama de bloques del dispositivo FLEX10K20.

También se introduce al alumno en los lenguajes de descripción hardware, concretamente en el VHDL [4, 5] y la relación de éste con los niveles de abstracción. Los conceptos y conocimientos de sintaxis adquiridos son los suficientes para realizar los diseños propuestos en prácticas. La ampliación de conocimientos de dicho lenguaje se abordará en la asignatura de Diseño Electrónico Avanzado.

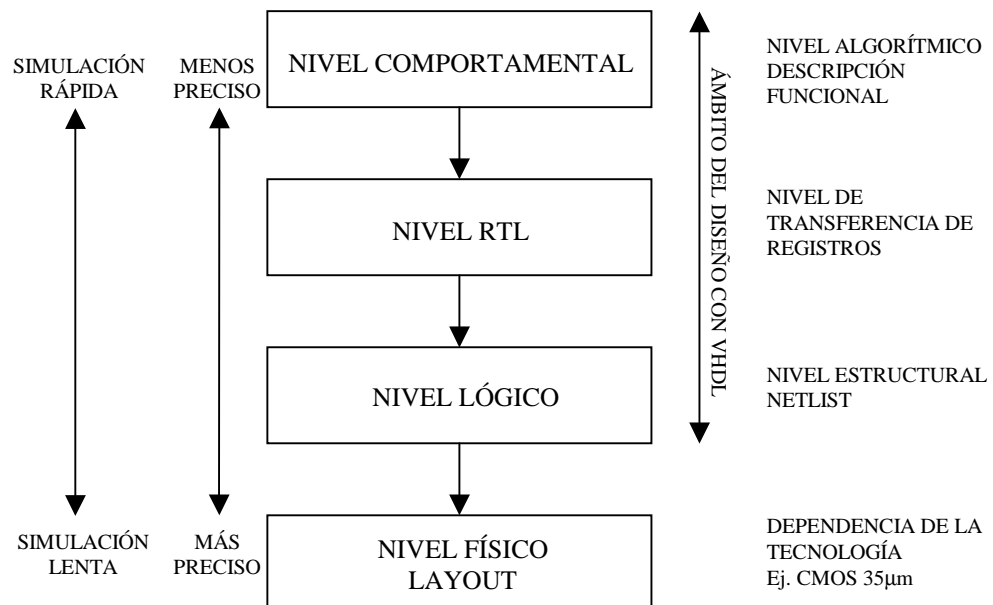


Figura 3. Niveles de abstracción en el diseño lógico

Esta metodología de enseñanza-aprendizaje viene a reemplazar el método clásico de montaje de sistemas digitales en una protoboard basada en familias lógicas como TTL, CMOS, etc.

Al mismo tiempo que se realiza el diseño se hace distinción de los pasos dados y que forman parte del flujo de diseño (figura 4), familiarizando al alumno con este proceso de diseño.

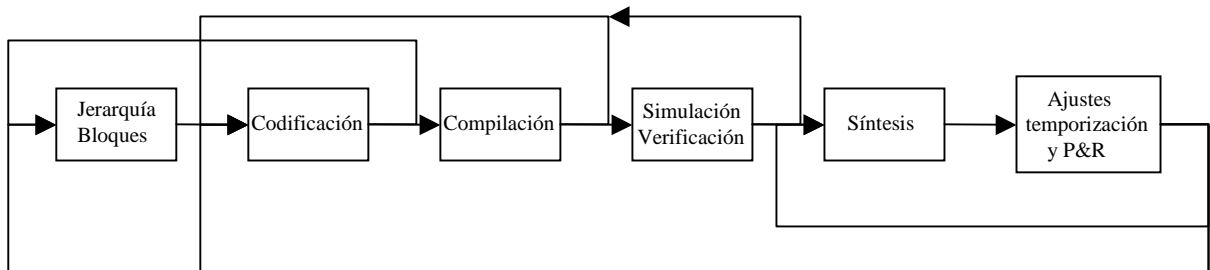


Figura 4. Fases de diseño

5. HERRAMIENTAS DE DESARROLLO

En esta asignatura se modelarán sistemas digitales sencillos tales como multiplexores, decodificadores, contadores, máquinas de estados o memorias.

Parte de los diseños se efectúan con el entorno de simulación ModelSim SE 5.7 [6] del cual se dispone de diez licencias en el laboratorio. Esta herramienta permite la simulación de los diseños mediante los denominados *test-benches* (concepto que también es desarrollado).

La síntesis de algunos de los diseños se realizan en una Spartan II de Xilinx y en una Flex10K20 de Altera, de tal manera que se cubren los dos principales fabricantes y diversas herramientas desarrolladas para cada dispositivo, tales como la MAX+PLUS II, Leonardo Spectrum [7]-[8] e ISE Foundation.

El manejo de cada herramienta se muestra mediante un primer ejemplo práctico y sencillo, acorde con el nivel de los sistemas digitales que se sintetizan.

6. CONCLUSIONES

El método desarrollado permite llevar a cabo el proceso de enseñanza-aprendizaje de sistemas electrónicos digitales sencillos y circuitos lógicos programables de manera general.

También se introduce al alumno a la programación de los mismos mediante el uso del lenguaje de descripción hardware VHDL estandarizado por el IEEE.

De esta manera, éste ha comprobado todas las ventajas que se han expuesto en clase sobre el uso de dispositivos programables en el diseño de sistemas electrónicos digitales mediante la síntesis de sus propios diseños.

Finalmente, el alumno ha aprendido a usar herramientas profesionales de simulación (ModelSim SE) y de síntesis (Leonardo Spectrum, MAX+PLUS II, ISE Foundation).

7. BIBLIOGRAFÍA

[1] <http://www.latticesemi.com>

[2] <http://www.xilinx.com>

[3] <http://www.altera.com>

[4] "IEEE Standard VHDL Language Reference Manual", IEEE-1076-2000, 2000. 11.

- [5] Ll. Teres, Y. Torroja, S. locos y E. Villar, “VHDL, Lenguaje Estándar de Diseño Electrónico, McGraw-Hill, 1997.
- [6] ModelSim SE Bookcase, MentorGraphics, 2002.
- [7] Exemplar Tutorial – Watch Design, Exemplar.
- [8] Leonardo Spectrum Synthesis and Technology Manual, Exemplar.